

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-270961  
 (43)Date of publication of application : 14.10.1997

(51)Int.Cl. H04N 5/335  
 H01L 27/146  
 H01L 31/10

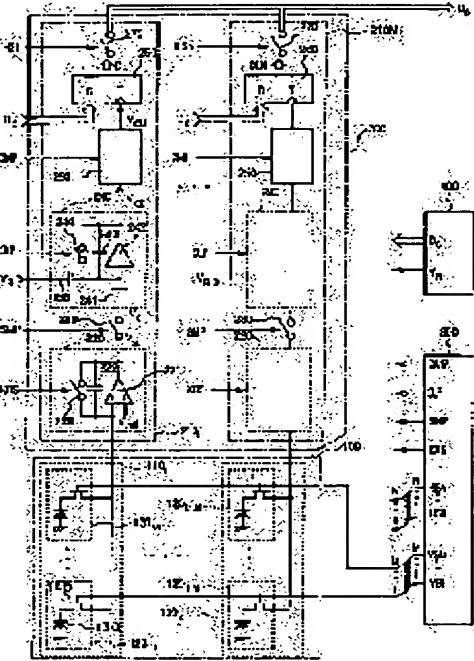
(21)Application number : 08-079088 (71)Applicant : HAMAMATSU PHOTONICS KK  
 (22)Date of filing : 01.04.1996 (72)Inventor : MIZUNO SEIICHIRO

## (54) SOLID-STATE IMAGE PICKUP DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide the solid-state image pickup device, by which an image is picked up with high precision at a high speed.

**SOLUTION:** After sampling an analog voltage signal  $V_{ci}$  in response to a light receiving amount of a light receiving element 120ij and fed to a clamp circuit 240, a comparison level signal  $VR$  changing timewise is capacitively coupled with the analog voltage signal  $V_{ci}$  to compare the signal with a reference potential at a comparator circuit 250, while changing the potential of an output signal  $V_{CO}$  of a clamp circuit 240. Then a count digital signal  $D_c$  when a comparison result signal  $V_{CM}$  is subject to change is latched by a holding circuit 260. Then an output signal  $D_{Lj}$  of the holding circuit 260 is sequentially read, via a switch element 270 in response to a horizontal scanning signal  $H_{Sj}$ .



## LEGAL STATUS

[Date of request for examination] 11.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3798462

[Date of registration] 28.04.2006

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-270961

(43)公開日 平成9年(1997)10月14日

(51)Int.Cl.<sup>6</sup>  
H 0 4 N 5/335  
H 0 1 L 27/146  
31/10

識別記号 広内整理番号

F I  
H 0 4 N 5/335  
H 0 1 L 27/14  
31/10

技術表示箇所  
P  
A  
G

審査請求 未請求 請求項の数2 O.L (全11頁)

(21)出願番号 特願平8-79088

(22)出願日 平成8年(1996)4月1日

(71)出願人 000236436

浜松ホトニクス株式会社

静岡県浜松市市野町1126番地の1

(72)発明者 水野 賢一郎

静岡県浜松市市野町1126番地の1 浜松ホ

トニクス株式会社内

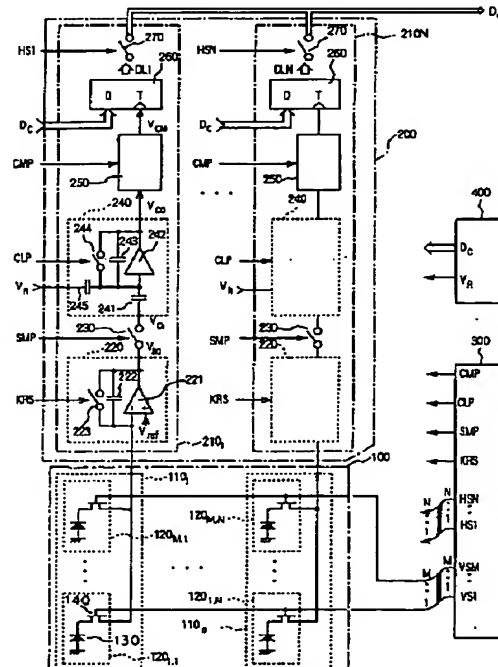
(74)代理人 弁理士 長谷川 芳樹 (外3名)

(54)【発明の名称】 固体撮像装置

(57)【要約】

【課題】 高精度かつ高速で撮像が可能な固体撮像装置を提供する。

【解決手段】 受光素子 $120_{i,j}$ の受光量に応じたアナログ電圧信号 $V_{c,i}$ をサンプル後、クランプ回路240の入力時に、アナログ電圧信号 $V_{c,i}$ に時間的に変化する比較電位信号 $V_R$ とを容量結合させ、クランプ回路240の出力信号 $V_{c,o}$ の電位を変化させながら比較回路250で基準電位と比較する。そして、比較結果信号 $V_{CM}$ が変化した時点の計数デジタル信号 $D_c$ を保持回路260にラッチする。その後、水平走査信号 $H S_j$ に応じて、スイッチ素子270を介して、保持回路260の出力信号 $D_{Lj}$ を順次読み出す。



## 【特許請求の範囲】

【請求項1】 入力した2次元光像を撮像する固体撮像装置であつて、  
 入力光信号を電流信号に変換する光電変換素子と、前記光電変換素子の信号出力端子に第1の端子が接続され、  
 垂直走査信号に応じて第2の端子から前記光電変換素子で発生した電流信号を流出する第1のスイッチ素子とを  
 1組の受光素子として、第1の方向に沿って第1の数だけ配列されるとともに、夫々の前記第1のスイッチ素子の  
 第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部が、第2の方向に沿って第2の数だけ配列された受光部と、  
 夫々の前記垂直受光部から出力を夫々個別に入力し、リセット指示信号に応じて前記垂直受光部から出力された電流信号を入出力端子間に接続された第1の容量素子に積分または非積分の動作をする前記第2の数の積分回路と、  
 夫々の前記積分回路から出力された信号を第1の端子に入力し、サンプル指示信号に応じて第2の端子から出力する前記第2の数の第2のスイッチ素子と、  
 前記第2のスイッチ素子を介した信号と比較電位信号とを夫々入力し、クランプ指示信号が有意な場合にはクランプ処理を行い、クランプ指示信号が非有意な場合には前記第2のスイッチ素子を介した信号の電位と前記比較電位信号の電位とに応じた電位の信号を出力する前記第2の数のクランプ回路と、  
 夫々の前記クランプ回路から出力された信号を夫々入力し、前記クランプ回路から出力された信号の電位と基準電位との大小比較を行い、比較結果に応じた比較結果信号を出力する前記第2の数の比較回路と、  
 計数値デジタル信号と夫々の前記比較結果信号とを夫々入力し、前記比較結果信号の変化に応じて、所定の前記比較結果信号の変化時の計数値デジタル信号を保持するとともに出力する前記第2の数のデータ保持回路と、  
 夫々のデータ保持回路から出力された計数値デジタル信号を入力するとともに、水平走査信号で指示された前記第2の容量素子から信号を出力する前記第2の数の第3のスイッチ素子と、  
 前記リセット指示信号、前記サンプル指示信号、前記クランプ指示信号、および前記水平走査信号を発行するタイミング制御部と、  
 所定の周期で担ったデジタル値が変化する前記計数デジタル信号および所定の期間にわたって電位値が変化する前記比較電位信号を発行する比較制御部と、  
 を備えることを特徴とする固体撮像装置。

【請求項2】 前記比較電位信号の電位値の変化は時間の変化に対して略線形である、ことを特徴とする請求項1記載の固体撮像装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、入力した2次元光像を撮像する固体撮像装置に関するものである。

## 【0002】

【従来の技術】電荷結合素子(CCD)に代表される固体撮像素子を使用した撮像装置は、家庭用ビデオをはじめ様々な分野で使用されている。しかし、比較的大きな受光面積を有するフォトダイオード電荷を取り扱う場合には、CCDでは電荷転送効率が低いので、電荷の転送をしきれないという問題を生じる。そこで、特定の分野では、固体撮像装置の内で、電荷転送効率の問題が生じないMOS型イメージセンサが使用される。

【0003】こうしたイメージセンサで得た撮像結果は最終的なデータ形式としてデジタル形式が望まれる場合が多く、かつ、再生画質の向上のためには、デジタル変換時の受光量を表現するビット数が多いほど望ましい。

【0004】伝統的なイメージセンサでは、垂直走査と水平走査とを組合せて、各画素ごとに電圧値などといったアナログ信号を順次読み出し、1つのアナログデジタル変換器で変換の都度デジタルデータを得ている。

【0005】しかし、多画素の撮像画像の高速処理のためには1画素のアナログデジタル変換時間を短くする必要があるが、短い変換時間では、高精度なデジタル化の達成が困難であった。

【0006】そこで、アナログデジタル変換器を水平ラインごとに用意し、アナログデジタル変換動作を分散させ、アナログデジタル変換器での変換時間を確保することにより、無理なく高精度なデジタル化の達成する技術が注目されている。

【0007】また、CCDではなかなか実現困難な同一チップ内への受光部と信号処理部との実装の観点から、MOS型イメージセンサの優位性がクローズアップされつつある。

【0008】こうした背景のもとで、「S. L. Garverick et al., IEEE JOURNAL OF SOLID-STATE CIRCUIT, Vol. 30, NO. 5, MAY 1995, pp. 533-541」ではアナログデジタル変換器を水平ラインごとに設ける固体撮像装置(以下、従来例と呼ぶ)が提案されている。

【0009】図9は、従来例の装置の回路構成の概略図である。図9に示すように、この装置は、(a)入力光信号を電流信号に変換する光電変換素子913と、光電変換素子913の信号出力端子に第1の端子が接続され、垂直走査信号VSi(i=1~M)に応じて第2の端子から光電変換素子913で発生した電流信号を流出するスイッチ素子914とを1組の受光素子912として、第1の方向(以後、垂直方向と呼ぶ)に沿ってM個配列されるとともに、夫々のスイッチ素子914の第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部911が、第2の方向(以後、水平方向と呼ぶ)に沿ってN個配列された受光部910と、(b)夫々の垂直受光部911jから出力を夫々個別に入力

し、リセット指示信号K Sに応じて垂直受光部から出力された電流信号を入出力端子間に接続された容量素子に積分または非積分の動作をするN個の積分回路9 2 0と、(c)夫々の積分回路から出力された信号を夫々入力して出力するとともに、クランプ指示信号C Pに応じてクランプ処理するクランプ回路9 3 0と、(d)夫々のクランプ回路9 3 0から出力された信号を入力し、サンプル指示信号に応じてサンプルホールド動作を行うとともに、参照電位信号+VRと参照電位信号-VRとを入力し、入力電位信号の電位と参照電位信号+VRの電位との和に応じた電位の信号および入力電位信号の電位と参照電位信号+VRの電位との和に応じた電位の信号を出力するサンプルホールド回路9 4 0と、(e)夫々のサンプルホールド回路9 4 0から出力された2つの信号を入力し、2つの信号の電位を比較する比較回路9 5 0と、(f)夫々の比較回路9 5 0から出力された比較結果信号を入力するとともに、計数データ信号D cを入力し、比較結果信号の所定の変化時点での計数データ信号の値をラッピングするラッピング回路9 6 0と、(g)夫々のラッピング回路9 6 0から出力された計数値デジタル信号DL jを入力するとともに、水平走査信号HS jで指示されたラッピング回路9 6 0から計数値デジタル信号DL jを出力するスイッチ素子9 7 0と、(h)垂直走査信号VS i、リセット指示信号K S、サンプル指示信号S P、クランプ指示信号C P、および水平走査信号HS jを発行するタイミング制御部9 8 0と、(i)所定の周期で担つたデジタル値が変化する計数デジタル信号D cおよび所定の期間にわたって電位値が変化する比較電位信号+VR、-VRを出力する比較制御部9 9 0とを備える。

【0010】この装置は、以下のようにして、受光部9 1 0に入射した光が形成する光像の撮像データをデジタルデータとして読み出す。図10は、この装置の動作を示すタイミングチャートである。

【0011】まず、読み出しの実行に先立つて、タイミング制御部9 8 0がリセット指示信号K Sを有意とし、積分回路9 2 0の出力を初期値である基準電位V refとするとともに、クランプ指示信号C Pを有意とし、クランプ回路9 3 0の入出力電位を初期値である基準電位V refとする。

【0012】また、比較制御部9 9 0が、初期比較電位である、比較電位信号+VR=V 0および比較電位信号-VR=-V 0 ( $V 0 > 0$ ) を出力する。

【0013】次に、タイミング制御部9 8 0がリセット指示信号K Sとクランプ指示信号C Pとを非有意としたのち、各垂直受光部9 1 1 jの垂直走査における第1番目の受光素子のスイッチ素子9 1 2 1, jのみを「ON」とする垂直走査信号VS 1を有意にして出力する。スイッチ9 1 4が「ON」となると、それまでの受光によって光電変換素子9 1 3に蓄積された電荷が電流信号とな

って受光部9 1 0から出力される。そして、積分回路9 2 0によってその帰還容量素子に蓄積され電圧として出力される。積分回路9 2 0から出力された信号V soは、クランプ回路9 3 0を介してサンプルホールド回路9 4 0に入力する。

【0014】サンプルホールド回路9 7 0では、比較電位信号+VR、-VRと信号V soとを入力し、比較電位信号+VRの電位値と信号V soの電位値とによって定まるサンプル信号S 1と比較電位信号-VRの電位値と信号V soの電位値とによって定まるサンプル信号S 2とを出力するとともに、サンプル指示信号S Pが非有意となった場合には、非有意となった時点でのサンプル信号S 1、S 2を出力する。

【0015】比較制御部9 9 0は、サンプル後、サンプル指示信号S Pが有意から非有意に変化した時から、比較電位信号+VRの電位値を一定の勾配で順次低下させるとともに、比較電位信号-VRの電位値を比較電位信号+VRの電位値の勾配と絶対値同一の勾配で順次増大させる。この結果、サンプル信号S 1の電位値は順次低下するとともに、サンプル信号S 2の電位値は順次増加する。

【0016】また、比較制御部9 9 0は、サンプル後、サンプル指示信号S Pが有意から非有意に変化した時から、カウンタによる一定周期のクロックの計数を開始し、計数値を計数デジタル信号D cとして出力する。

【0017】サンプルホールド回路9 4 0から出力されたサンプル信号S 1、S 2は、比較回路9 5 0に入力し、電位の値が比較される。上記のように、サンプル状態からホールド状態に遷移した直後は、サンプル信号S 1の電位はサンプル信号S 2の電位よりも高いが、比較電位信号+VRの電位値の順次低下と比較電位信号-VRの電位値の順次増加とにともなって、ある時刻でサンプル信号S 1の電位がサンプル信号S 2の電位と同一となり、その後はサンプル信号S 1の電位がサンプル信号S 2の電位よりも低くなる。この結果、比較回路9 5 0の出力は、サンプル信号S 1の電位がサンプル信号S 2の電位と同一となった時刻を境として、比較結果信号V CMが変化する。

【0018】ラッピング回路9 6 0は、比較結果信号V CMを入力し、上記の比較結果信号V CMの変化の時点での計数デジタル信号D cの値をラッピングし、出力する。

【0019】次いで、水平走査信号HS jの設定により、垂直方向の第1番目の受光素子9 1 2 1, jに関するデータの読み出しを開始する。

【0020】タイミング制御部9 8 0が、水平方向の第1番目の受光素子9 1 2 1, 1に応じたスイッチ素子9 7 0のみの選択を指示する水平走査信号RS 1を有意とし、第1番目の受光素子9 1 2 1, 1に応じたスイッチ素子9 7 0のみを「ON」とする。

【0021】そして、スイッチ素子9 7 0を介したデジ

タル信号が、水平方向の第1番目の受光素子912<sub>1,1</sub>に入射した光量に応じた出力データ信号V<sub>o</sub>として出力される。

【0022】引き続き、水平方向の第1番目の受光素子912<sub>1,1</sub>に応じたスイッチ素子970のみの選択を指示する水平走査信号R S 1を非有意として、水平方向の第1番目の受光素子912<sub>1,1</sub>に関するデータ読み出しを終了する。

【0023】次に、水平方向の第1番目の受光素子912<sub>1,1</sub>と同様にして、水平方向の第2番目以降の受光素子912<sub>1,j</sub>に関するデータ読み出しを実行する。

【0024】次いで、タイミング制御部980がリセット指示信号K Sを有意とし、クランプ指示信号C Pを有意とするとともに、比較制御部990が、初期比較電位に設定しながら、各垂直受光部911<sub>1,j</sub>の垂直走査における第2番目以降の受光素子912<sub>1,j</sub>に関するデータ読み出しを実行する。

#### 【0025】

【発明が解決しようとする課題】提案されている固体撮像装置は上記のように構成されるので、以下のような問題点があった。

【0026】(1)サンプルホールド回路において、サンプル状態からホールド状態へ遷移する時のスイッチ雑音が無視できない。すなわち、容量性負荷に電荷を蓄積して電圧信号としようとする場合に、必ず、k T Cノイズと呼ばれる負荷容量値に逆比例するスイッチングノイズが発生するが、データ収集スピードも要求される固体撮像装置では、負荷容量値(従来例では2.4 pFを採用)を大きくすることに限界があり、無視できないものとなる。

【0027】例えば、従来例のように、負荷容量値として2.4 pFを採用すると、k T Cノイズは理論上2.6.8 μVとなり、低サイズ化のため高い電源電圧を使用できない場合には、分解能を稼ぐことができない。

【0028】(2)比較回路の入力初段では大きなサイズのMOSトランジスタを使用することが常識的に行われる。したがって、電圧の比較時に、サンプルホールド回路における比較電位信号+VR、-VRの入力容量と、MOSトランジスタのゲート容量とが直列に接続されることになる。しかしながら、MOSトランジスタのゲート容量は電圧により大きく変化する性質がある。したがって、比較電位信号+VR、-VRが線形に変化したとしても、サンプル信号の変化は直線性を保つことができない。これは、アナログデジタル変換後の変換値と変換対象値のクランプ回路の出力電圧値V<sub>c o</sub>との間の直線性に重大な悪影響を及ぼすことになる。したがって、直線性精度の良い測定が不可能となる。

【0029】(3)従来例では、比較部の初段の性能が重要であるが、性能を確保するために消費電力が大きくなることが予想される。従来例では、32チャンネル

となっているが、今後の採用が予想される256チャンネル以上となると、消費電力の増大が問題となることが予想される。

【0030】本発明は、上記を鑑みてなされたものであり、高精度で撮像が可能な固体撮像装置を提供することを目的とする。

#### 【0031】

【課題を解決するための手段】請求項1の固体撮像装置は、入力した2次元光像を撮像する固体撮像装置であって、(a)入力光信号を電流信号に変換する光電変換素子と、光電変換素子の信号出力端子に第1の端子が接続され、垂直走査信号に応じて第2の端子から光電変換素子で発生した電流信号を流出する第1のスイッチ素子とを1組の受光素子として、第1の方向に沿って第1の数だけ配列されるとともに、夫々の第1のスイッチ素子の第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部が、第2の方向に沿って第2の数だけ配列された受光部と、(b)夫々の垂直受光部から出力を夫々個別に入力し、リセット指示信号に応じて垂直受光部から出力された電流信号を入出力端子間に接続された第1の容量素子に積分または非積分の動作をする第2の数の積分回路と、(c)夫々の積分回路から出力された信号を第1の端子に入力し、サンプル指示信号に応じて第2の端子から出力する第2の数の第2のスイッチ素子と、(d)第2のスイッチ素子を介した信号と比較電位信号とを夫々入力し、クランプ指示信号が有意な場合にはクランプ処理を行い、クランプ指示信号が非有意な場合には第2のスイッチ素子を介した信号の電位と前記比較電位信号の電位とに応じた電位の信号を出力する第2の数のクランプ回路と、(e)夫々のクランプ回路から出力された信号を夫々入力し、クランプ回路から出力された信号の電位と基準電位との比較を行い、比較結果に応じた比較結果信号を出力する第2の数の比較回路と、(f)計数値デジタル信号と夫々の比較結果信号とを夫々入力し、比較結果の変化に応じて、所定の比較結果信号の変化時の計数値デジタル信号を保持するとともに出力する第2の数のデータ保持回路と、(g)夫々のデータ保持回路から出力された計数値デジタル信号を入力するとともに、水平走査信号で指示されたデータ保持回路からの信号を出力する第2の数の第3のスイッチ素子と、(h)リセット指示信号、サンプル指示信号、クランプ指示信号、および水平走査信号を出力するタイミング制御部と、(i)所定の周期で担ったデジタル値が変化する計数デジタル信号および所定の期間にわたって電位値が変化する比較電位信号を発行する比較制御部とを備えることを特徴とする。

【0032】請求項1の固体撮像装置では、受光部が入射した光が形成する光像を入力し、受光部の光電変換素子に受光量に応じた電荷が蓄積される。そして、所定の受光期間の経過後に各受光素子に蓄積された電荷量に応

じたデジタルデータを以下のようにして読み出す。

【0033】まず、読み出しの実行に先立って、タイミング制御部がリセット指示信号を有意とし、積分回路の出力を初期値である基準電位とともに、クランプ指示信号を有意とし、クランプ回路の入出力電位を初期値とする。また、比較制御部が、比較電位信号を初期比較電位値とする。

【0034】次に、タイミング制御部がリセット指示信号とクランプ指示信号とを非有意としたのち、各垂直受光部の垂直走査における第1番目の受光素子のスイッチ素子のみを「ON」とする垂直走査信号を設定して出力する。第1のスイッチが「ON」となると、それまでの受光によって光電変換素子に蓄積された電荷が電流信号となって受光部から出力される。そして、積分回路によってその帰還容量素子に蓄積され電圧として出力される。積分回路から出力された信号は、第2のスイッチ素子を介してクランプ回路に入力する。

【0035】そして、各垂直受光部の垂直走査における第1番目の受光素子のスイッチ素子のみを「ON」とした後、一定時間経過後に、タイミング制御部がサンプル指示信号が非有意とし、第2のスイッチ素子を「OFF」とする。第2のスイッチ素子を「OFF」とした後、クランプ回路の入力端子は、第2のスイッチ素子を「OFF」とした時点での電位値が保持される。

【0036】この場合、クランプ回路の電荷蓄積用容量素子の装置全体の動作スピードに関わり無く、容量値を大きくすることが可能であり、容量値に逆比例するkTCノイズを充分低減することができる。

【0037】また、クランプ回路の初段には必ずしも性能の良いオペアンプなどを使用する必要がないので、消費電力の増大を招かずに済む。

【0038】比較制御部は、サンプル指示信号が有意から非有意に変化した後、比較電位信号の電位値を一定の勾配で順次変化させる。この結果、クランプ回路から出力される信号の電位値は変化する。

【0039】また、比較制御部は、比較電位信号の電位値の低下とともに、カウンタによる一定周期のクロックの計数を開始し、計数値を計数デジタル信号として出力する。

【0040】クランプ回路から出力されたサンプル信号は、比較回路に入力し、基準電位と電位の値が比較される。

【0041】比較電位信号の変化とともに、ある時刻でクランプ回路から出力された信号の電位が比較回路の基準電位と同一となる。この結果、クランプ回路から出力された信号の電位が基準電位と同一となった時刻を境として、比較結果信号が変化する。

【0042】データ保持回路は、比較結果信号を入力し、比較結果信号の変化の時点での計数デジタル信号の値を保持して出力する。

【0043】次いで、水平走査信号の設定により、垂直方向の第1番目の受光素子に関するデータの読み出しを開始する。

【0044】タイミング制御部が、水平方向の第1番目の受光素子に応じた第3のスイッチ素子のみの選択を指示する水平走査信号を出力し、第1番目の受光素子に応じた第3のスイッチ素子のみを「ON」とする。

【0045】そして、第3のスイッチ素子を介したデジタル信号が、水平方向の第1番目の受光素子に入射した光量に応じた出力データ信号として出力される。

【0046】引き続き、水平方向の第1番目の受光素子に応じた第3のスイッチ素子のみの選択を指示する水平走査信号を解除し、水平方向の第1番目の受光素子に関するデータ読み出し動作を終了する。

【0047】次に、水平方向の第1番目の受光素子と同様にして、水平方向の第2番目以降の受光素子に関するデータ読み出しを実行する。

【0048】次いで、タイミング制御部が、リセット指示信号を有意とし、クランプ指示信号を有意とするとともに、比較制御部が、初期比較電位に設定しながら、各垂直受光部の垂直走査における第2番目以降の受光素子に関するデータ読み出しを実行する。

【0049】この結果、精度良く、高速で、撮像結果をデジタルデータとして読み出すことができる。

【0050】請求項2の固体撮像装置は、請求項1の固体撮像装置において、比較電位信号の電位値の変化が、時間の変化に対して略線形であることを特徴とする。

【0051】請求項2の固体撮像装置によれば、比較電位信号が入力するクランプ回路では、大きなサイズのMOSトランジスタを使用せずに済むので、クランプ回路における比較電位信号の入力容量と、クランプ回路の入力容量とが直列に接続されることになんでも、比較電位信号の電位が線形に変化することに追従して、クランプ回路の出力信号の電位も線形に変化する。したがって、アナログデジタル変換後の変換値と変換対象値のクランプ回路の出力電圧値V<sub>c0</sub>との間の直線性の良い測定が可能となる。

【0052】

【発明の実施の形態】以下、添付図面を参照して本発明の固体撮像装置の実施形態を説明する。なお、図面の説明にあたって同一の要素には同一の符号を付し、重複する説明を省略する。

【0053】図1は、本発明の第1実施形態の固体撮像装置の構成図である。図1に示すように、この装置は、

(a) 入力光信号を電流信号に変換する光電変換素子130と、光電変換素子130の信号出力端子に接続され、垂直走査信号V<sub>S i</sub> (i=1~M)に応じて光電変換素子130で発生した電流信号を流出するスイッチ素子140とを1組の受光素子120として、第1の方向

(以後、垂直方向と呼ぶ)に沿ってM個配列され、夫々

のスイッチ素子140の信号出力端子が電気的に接続された垂直受光部110が、第2の方向(以後、水平方向と呼ぶ)に沿ってN個配列された受光部100と、

(b) 垂直受光部 $110_j$ ( $j = 1 \sim N$ )からの出力信号を夫々個別に入力し、信号処理後に水平走査信号( $R S_j$ )に応じて逐一的に信号を出力する水平信号処理部 $210_j$ と、水平信号処理部 $210_j$ から出力された信号を入力し、装置としての出力デジタルデータ信号を出力する信号処理部200と、(c) 受光部100および信号処理部200に動作タイミングの指示信号を通知するタイミング制御部300と、(d) 信号処理部200におけるアナログデジタル変換動作を制御する、所定の周期で担ったデジタル値が変化する計数デジタル信号 $D_c$ および所定の期間にわたって電位値が変化する比較電位信号 $V_R$ を発行する比較制御部400とを備える。

【0054】水平信号処理部 $210_j$ は、(i) 垂直受光部 $110_j$ からの出力信号を入力し、リセット指示信号 $KRS$ に応じて垂直受光部 $110_j$ から出力された電流信号を入出力端子間に接続された容量素子222に積分

(リセット指示信号 $KRS$ が非有意の場合)、または非積分(リセット指示信号 $KRS$ が有意の場合)の動作をする積分回路220と、(ii) 積分回路220から出力された信号 $V_{so}$ を一方の端子から入力し、サンプル指示信号 $SMP$ に応じて他方の端子から出力するスイッチ素子230と、(iii) スイッチ素子230を介した信号 $V_{ci}$ と比較電位信号 $V_R$ とを入力し、信号 $V_{ci}$ の電位値と比較電位信号 $V_R$ の電位値とに応じた電位の信号 $V_{co}$ を出力するとともに、クランプ指示信号 $C LP$ に応じてクランプ動作をするクランプ回路240と、

(iv) クランプ回路240から出力された信号 $V_{co}$ を入力し、信号 $V_{co}$ の電位と基準電位 $V_{ref}$ との比較を行い、比較結果に応じた比較結果信号 $V_{CM}$ を出力する比較回路250と、(f) 計数値デジタル信号 $D_c$ と比較結果信号 $V_{CM}$ とを入力し、比較結果信号 $V_{CM}$ の変化に応じて、比較結果信号 $V_{CM}$ の変化時の計数値デジタル信号 $D_c$ を保持するとともにデジタル信号 $D_{Lj}$ を出力するデータ保持回路260と、(g) データ保持回路260から出力されたデジタル信号 $D_{Lj}$ を入力するとともに、水平走査信号 $H S_j$ で指示されたデータ保持回路260からの信号 $D_{Lj}$ を出力する第3のスイッチ素子270とを備える。

【0055】積分回路220は、(i) 垂直受光部 $110_j$ からの出力信号を入力し、入力した電流信号の電荷を増幅する電荷増幅器221と、(ii) 電荷増幅器221の入力端子に一方の端子が接続され、電荷増幅器221の出力端子に他方の端子が接続された容量素子222と、(iii) 電荷増幅器221の入力端子に一方の端子が接続され、電荷増幅器221の出力端子に他方の端子が接続され、リセット指示信号 $KRS$ が有意の場合には「ON」状態となり、リセット指示信号 $KRS$ が非有意

の場合には「OFF」状態となるスイッチ素子223とを備える。

【0056】クランプ回路240は、(i) 積分回路220から出力された信号を入力し、交流成分を出力する容量素子241と、(ii) 容量素子241を介した信号を入力し、増幅して出力する増幅器242と、(iii) 增幅器242の入力端子に一方の端子が接続され、増幅器242の出力端子に他方の端子が接続された容量素子243と、(iv) 増幅器242の入力端子に一方の端子が接続され、増幅器242の出力端子に他方の端子が接続され、クランプ指示信号 $C P_j$ が有意の場合には「ON」状態となり、クランプ指示信号 $C P_j$ が非有意の場合には「OFF」状態となるスイッチ素子244と、(v) 増幅器242の入力端子に一方の端子が接続され、他方の端子から比較電位信号 $V_R$ を入力する容量素子245とを備える。

【0057】図2および図3は、比較回路250の構成を示す回路構成図である。図2は比較回路をインバータ2個を直列に接続した比較回路の回路構成を、図3は差動型コンパレータ構成の比較回路の回路構成を示す。

【0058】図2(a)に示すように、この比較回路は、(i) クランプ回路240から出力された信号 $V_{co}$ を一方の端子から入力する容量素子251<sub>1</sub>と、(ii) 容量素子251<sub>1</sub>の他方の端子から出力された信号を入力し、入力信号の電位値のしきい値との大小を判定して、反転信号を出力するインバータ252<sub>1</sub>と、(iii) インバータ252<sub>1</sub>の入力端子に一方の端子が接続され、インバータ252<sub>1</sub>の出力端子に他方の端子が接続され、比較開始指示信号 $CMP$ に応じて開閉するスイッチ素子253<sub>1</sub>と、(iv) インバータ252<sub>1</sub>から出力された信号を一方の端子から入力する容量素子251<sub>2</sub>と、(v) 容量素子251<sub>2</sub>の他方の端子から出力された信号を入力し、入力信号の電位値のしきい値との大小を判定して、反転信号を出力するインバータ252<sub>2</sub>と、(vi) インバータ252<sub>2</sub>の入力端子に一方の端子が接続され、インバータ252<sub>2</sub>の出力端子に他方の端子が接続され、比較開始指示信号 $CMP$ に応じて開閉するスイッチ素子253<sub>2</sub>とを備える。

【0059】図2(a)に示す比較回路は、以下のようにして、基準電位と入力信号の電位との比較を行い比較結果信号 $V_{CM}$ を出力する。図2(b)は、図2(a)に示す比較回路の動作を示すタイミングチャートである。

【0060】まず、比較動作に先立って、比較開始信号 $CMP$ が一時的に有意となり、この有意期間にわたってスイッチ素子253<sub>1</sub>、253<sub>2</sub>が「ON」となる。この結果、インバータ252<sub>1</sub>、252<sub>2</sub>の夫々の入出力端子が結ばれ、比較結果出力信号 $V_{CM}$ が中間電位レベルで出力される。そして、比較開始信号 $CMP$ が非有意となった時点、すなわち、スイッチ素子253<sub>1</sub>、253<sub>2</sub>が

「OFF」の時点の信号V<sub>c o</sub>の電位が変化しなければ、比較結果信号V<sub>CM</sub>は中間電位レベルを保つ。

【0061】この後、信号V<sub>c o</sub>の電位が高くなるか低くなるかすると、2段のインバータ回路は高いゲインで信号V<sub>c o</sub>の変化を增幅して出力する。したがって、スイッチ素子253<sub>1</sub>、253<sub>2</sub>が「OFF」の時点の信号V<sub>c o</sub>の電位を基準電位として、この基準電位からの大さに応じて、デジタル的に変化する比較結果信号V<sub>CM</sub>が出力される。

【0062】図3に示すように、この比較回路は、(i) クランプ回路240からの出力信号V<sub>c o</sub>を一方の端子から入力し、比較開始指示信号CMPに応じて開閉するスイッチ素子256と、(ii) スイッチ素子256の他方の端子から出力された信号を一方の端子に入力し、その電位に応じた電荷を蓄積する容量素子257と、(iii) 容量素子257の一方の端子が一方に入力端子と接続されるとともに、他方の入力端子から信号V<sub>c o</sub>を入力し、2つの入力端子の電位の大小に応じた比較結果信号V<sub>CM</sub>を出力する差動型比較器258と、

(iv) 差動型比較器268の他方の入力端子に一方の端子が接続され、差動型比較器268の出力端子に他方の端子が接続され、比較開始指示信号CMPに応じて開閉するスイッチ素子259とを備える。

【0063】図3の比較回路も、図2(a)の比較回路と同様のタイミングで、デジタル的に変化する比較結果信号V<sub>CM</sub>を出力する。

【0064】図3に示す比較回路は図2(a)に示す比較回路よりもノイズに強い長所があるが、回路サイズや消費電力が大きくなる欠点がある。

【0065】図4は、タイミング制御部300の回路構成図である。図4に示すように、タイミング制御部300は、(i) データの読み出し動作の基本タイミングを発生する基本タイミング生成部310と、(ii) 基本タイミング生成部310から出力された基本タイミング信号に同期して、垂直走査信号VS<sub>i</sub>を出力する垂直シフトレジスタ320と、(iii) 基本タイミング生成部310から出力された基本タイミング信号に同期して、水平選択信号HS<sub>j</sub>を出力する水平シフトレジスタ330と、(iv) 基本タイミング生成部310から出力された基本タイミング信号に同期して、リセット指示信号KRS、クランプ指示信号CLP、サンプル指示信号SMP、および、比較開始指示信号CMPを生成する制御信号生成部340とを備える。

【0066】図5は、比較制御部400の回路構成図である。図5に示すように、比較制御部400は、(i) 基本タイミング生成部310から出力された基本タイミング信号に同期して、比較開始タイミング指示信号CSTを生成する比較制御開始指示部410と、(ii) 信号CSTによる比較開始指示に応じて、電位が時間的に線形に変化する比較電位信号VRを出力する比較電位信号

生成部420と、(iii) 信号CSTによる比較開始指示に応じて、所定周期で計数を行い計数デジタル信号DCを出力するカウンタ回路430とを備える。

【0067】図6は、比較電位信号生成部420の構成を示す回路構成図である。図6に示すように、この比較電位信号生成部は、(i) 直流電圧を発生する直流電圧発生回路421と、(ii) 直流電圧発生回路421から出力された直流電圧が一方の端子に印加される抵抗素子422と、(iii) 抵抗素子422の他方の端子と入力

10 端子が接続された増幅器423と、(iv) 増幅器423の入力端子に一方の端子が接続され、増幅器423の出力端子に他方の端子が接続された容量素子424と、(v) 増幅器423の入力端子に一方の端子が接続され、増幅器423の出力端子に他方の端子が接続され、信号CSTに応じて開閉するスイッチ素子425とを備える。

【0068】図6の比較電位信号生成部によれば、信号CSTによってスイッチ素子425が「ON」時の出力電位値を出発電位値として、スイッチ素子425が「OFF」時から時間的に線形に電位が変化する比較電位信号VRが、長い周期の信号CSTによって生成される。

【0069】本実施形態の装置は、以下のようにして、受光部100に入力した光像データを収集する。図7は、本実施形態の装置の動作を説明するタイミングチャートである。

【0070】本実施形態の固体撮像装置では、受光部100が入射した光が形成する光像を入力し、受光部100の光電変換素子130に受光量に応じた電荷が蓄積される。そして、所定の受光期間の経過後に各受光素子130に蓄積された電荷量に応じたデジタルデータを以下のようにして読み出す。

【0071】まず、読み出しの実行に先立って、タイミング制御部300がリセット指示信号KRSを有意とし、積分回路220の出力を初期値である基準電位Vrefとするとともに、クランプ指示信号CLPを有意とし、クランプ回路240の入出力電位を初期値Vrefとする。更に、サンプル指示信号SMPを有意とし、スイッチ素子230を「ON」とする。また、比較制御部400が、比較電位信号を初期比較電位値Vrefとする。

【0072】次に、タイミング制御部300がサンプル指示信号SMPを有意としたままで、リセット指示信号KRSとクランプ指示信号CLPとを非有意としたのち、各垂直受光部110jの垂直走査における第1番目の受光素子120<sub>1,j</sub>のスイッチ素子140のみを「ON」とする垂直走査信号VS1を有意に設定して出力する。スイッチ140が「ON」となると、それまでの受光によって光電変換素子130に蓄積された電荷が電流信号となって受光部100から出力される。そして、積分回路200によってその帰還容量である容量素子22

2に蓄積され電圧として出力される。積分回路220から出力された信号V<sub>s0</sub>は、スイッチ素子230を介してクランプ回路240に入力する。

【0073】そして、各垂直受光部110jの垂直走査における第1番目の受光素子120<sub>1,j</sub>のスイッチ素子のみを「ON」とした後、一定時間経過後に、タイミング制御部300がサンプル指示信号SMPが非有意とし、スイッチ素子230を「OFF」とする。スイッチ素子230を「OFF」とした後、クランプ回路の入力端子は、スイッチ素子230を「OFF」とした時点での信号V<sub>s0</sub>の電位値が保持される。

【0074】この場合、クランプ回路240の電荷蓄積用の容量素子241は装置全体の動作スピードに関わり無く、容量値を大きくすることが可能であり、容量値に逆比例するk<sub>TC</sub>ノイズを充分低減することができる。

【0075】また、クランプ回路240の初段には必ずしも性能の良いオペアンプなどを使用する必要がないので、消費電力の増大を招かずに済む。

【0076】比較制御部250では、サンプル指示信号SMPが非有意に変化した後、信号CSTが変化することにより比較制御を開始する。すなわち、信号CSTの変化をトリガとして、信号比較電位信号VRの電位値を一定の勾配で順次降下させる。この結果、クランプ回路240から出力される信号V<sub>c0</sub>の電位値は順次上昇する。

【0077】また、比較制御部250は、比較電位信号VRの電位値の低下とともに、カウンタ回路253による一定周期のクロックの計数を開始し、計数値を計数デジタル信号Dcとして出力する。

【0078】クランプ回路240から出力されたサンプル信号は、比較回路に入力し、基準電位Vrefと電位の値が比較される。

【0079】比較電位信号VRの電位値の降下とともに、ある時刻でクランプ回路240から出力された信号V<sub>c0</sub>の電位が比較回路250の基準電位Vrefと同一となる。この結果、クランプ回路240から出力された信号V<sub>c0</sub>の電位が基準電位Vrefと同一となつた時刻を境として、比較結果信号V<sub>CM</sub>が変化する。

【0080】データ保持回路260は、比較結果信号V<sub>CM</sub>をトリガ端子に入力し、比較結果信号V<sub>CM</sub>の変化の時点での計数デジタル信号DLjの値をラッピングし、その後、保持して出力する。

【0081】次いで、水平走査信号HSjの設定により、垂直方向の第1番目の受光素子120<sub>1,j</sub>に関するデータの読み出しを開始する。

【0082】タイミング制御部300が、水平方向の第1番目の受光素子120<sub>1,1</sub>に応じたスイッチ素子270のみの選択を指示する水平走査信号HS1を出力し、第1番目の受光素子120<sub>1,1</sub>に応じたスイッチ素子270のみを「ON」とする。

【0083】そして、スイッチ素子270を介したデジタル信号DL1が、水平方向の第1番目の受光素子120<sub>1,1</sub>に入射した光量に応じた出力データ信号として出力される。

【0084】引き続き、水平方向の第1番目の受光素子120<sub>1,1</sub>に応じたスイッチ素子270のみの選択を指示する水平走査信号を解除し、水平方向の第1番目の受光素子120<sub>1,1</sub>に関するデータ読み出し動作を終了する。

10 【0085】次に、水平方向の第1番目の受光素子120<sub>1,1</sub>と同様にして、水平方向の第2番目以降の受光素子120<sub>i,j</sub>に関するデータ読み出しを実行する。

【0086】次いで、タイミング制御部300がリセット指示信号KRSを有意とし、クランプ指示信号CLPを有意とし、サンプル指示信号SMPを有意とするとともに、比較制御部400が、初期比較電位信号を基準電位Vrefに設定しながら、各垂直受光部110jの垂直走査における第2番目以降の受光素子120<sub>i,j</sub>に関するデータ読み出しを実行する。

20 【0087】本発明は、上記実施形態に限定されるものではなく、変形が可能である。例えば、上記実施形態では受光部を2次元構成としたが、図8に示すように、受光部を1次元構成、すなわち、上記実施形態においてi=1の構成を採用してもよい。

#### 【0088】

【発明の効果】以上、詳細に説明した通り、本発明の固体撮像装置によれば、各水平ラインごとにアナログデジタル変換機能を持たせるとともに、クランプ回路にの入力端子に比較電位信号を入力することとしたので、受光素子での受光量に応じた信号の読み出しにあたって、高速性を維持しつつ高精度でデジタルデータとして撮像データを得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の実施形態の固体撮像装置の回路構成図である。

【図2】本発明の実施形態の固体撮像装置の比較回路の回路構成図である。

【図3】本発明の実施形態の固体撮像装置の比較回路の回路構成図である。

30 【図4】本発明の実施形態の固体撮像装置のタイミング制御部の回路構成図である。

【図5】本発明の実施形態の固体撮像装置の比較制御部の回路構成図である。

【図6】本発明の実施形態の固体撮像装置の比較電位信号生成部の回路構成図である。

【図7】本発明の実施例の固体撮像装置の動作を説明するタイミングチャートである。

【図8】本発明の実施形態の変形例の固体撮像装置の回路構成図である。

50 【図9】従来の固体撮像装置の回路構成図である。

15

【図10】従来の固体撮像装置の動作を説明するタイミングチャートである。

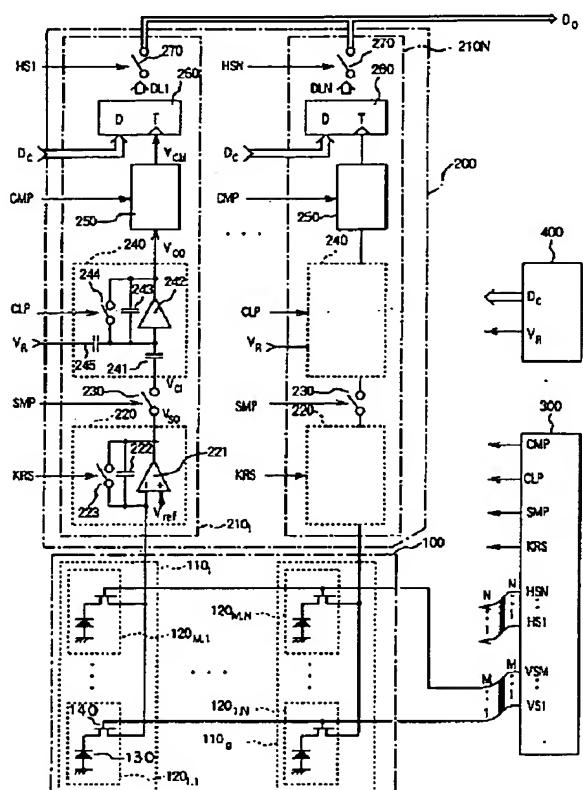
【符号の説明】

100…受光部、110…垂直受光部、120…受光素子、130…光電変換素子、140…スイッチ素子、200…信号処理部、210…水平信号処理部、220…積分回路、221…電荷増幅器、222, 224…容量素子、223…スイッチ素子、230…スイッチ素子、

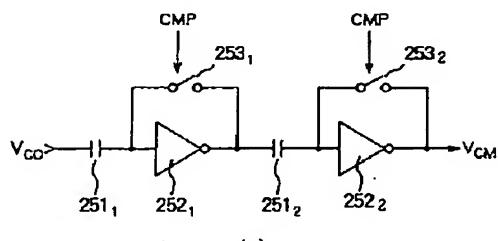
16

240…クランプ回路、241…容量素子、242…増幅器、243, 245…容量素子、244…スイッチ素子、250…比較回路、260…保持回路、270…スイッチ素子、300…タイミング制御部、310…基本タイミング部、320…垂直シフトレジスタ、330…水平シフトレジスタ、340…制御信号部、400…比較電位制御部。

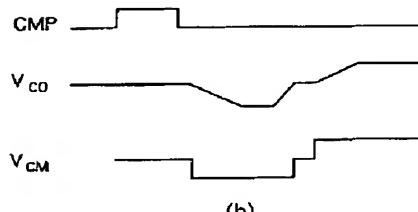
【図1】



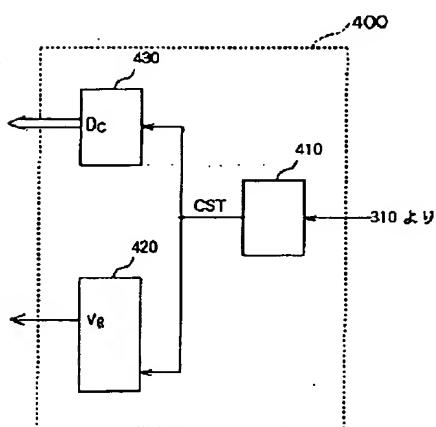
【図2】



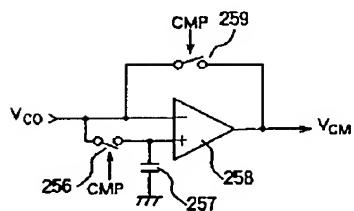
(a)



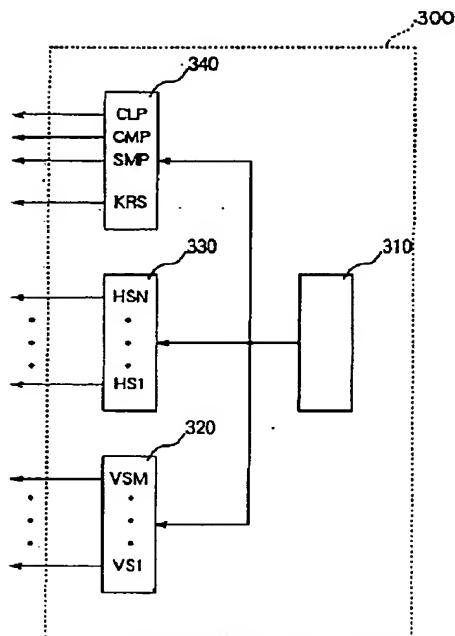
【図5】



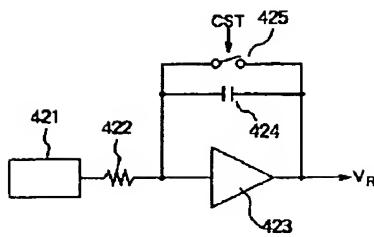
【図3】



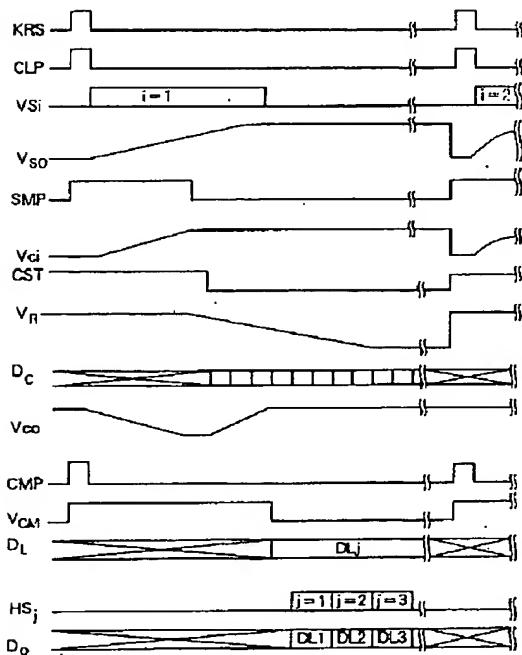
【図4】



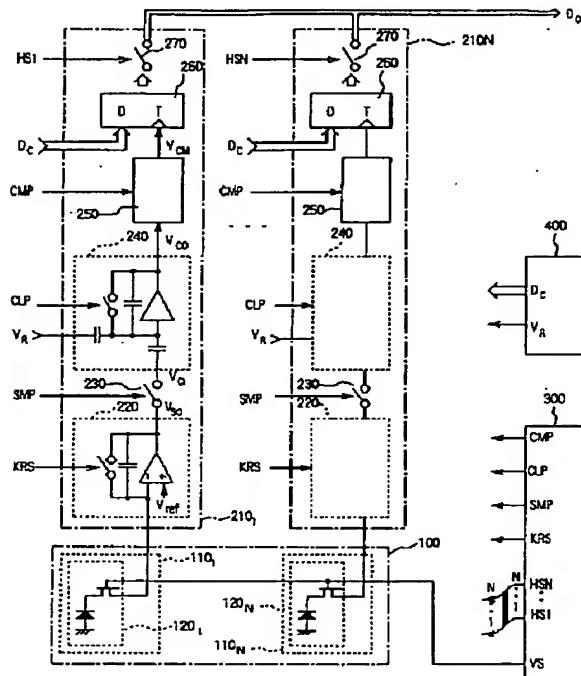
【図6】



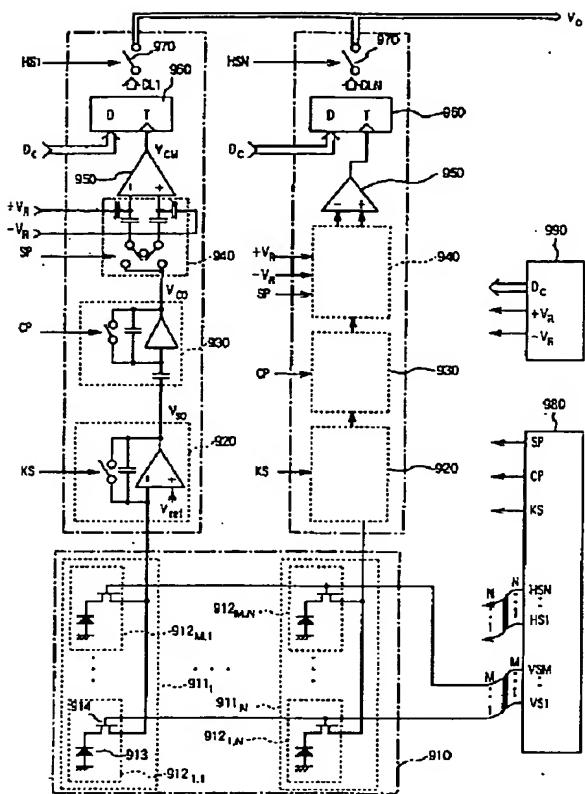
【図7】



【図8】



【図9】



【図10】

